Направления развития

- псевдослучайное вытеснение
- псевдослучайный выбор блоков MMU в инструкции
- временн*ы*е ограничения (длительности, зависимости от скорости выполнения)
- циклические действия (итеративная реализация sqrt)
- кэш-память инструкций
- многоядерные микропроцессоры

тестирование, нацеленное на эти особенности, надо проводить иначе

12